

SOI MOSFETによる単一フォトン検出

Keyword: Silicon on insulator (SOI)、単一フォトン検出、低ダークカウント

高性能集積回路に広く使われているSilicon On Insulator (SOI)中のMOSFET(電界効果トランジスタ)は、65 nm相当まで微細化すると、単一の電子(もしくはホール)が検出できるほど高感度な電荷計となる。これを利用すると、光の入射によって発生した電子(もしくはホール)を1つずつ数える新しい方式の光検出器が得られる(図1)。この検出器の出力電流は、光励起により発生し捕獲されたホールの数に対応して離散的な値を取る(図2, 3)。これにより、同時入射したフォトン数を分解でき、室温、低電圧で動作し、ダーク・カウントが極めて少ない単一フォトン検出器が実現する。

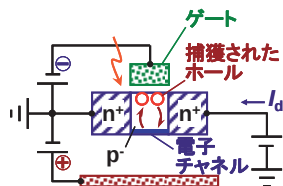


図1 SOI MOSFET単一フォトン検出器の構造

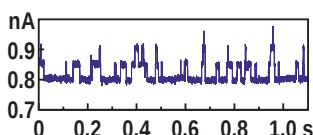


図2 出力波形(ドレイン電流)

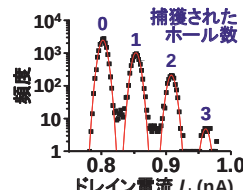


図3 ドレイン電流のヒストグラム

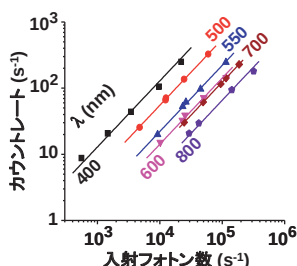


図4 入射フォトン数とカウントレートの関係

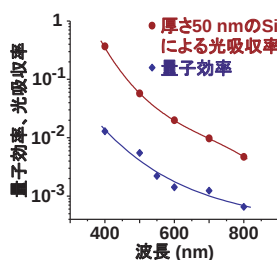


図5 量子効率・光吸収率の波長依存性

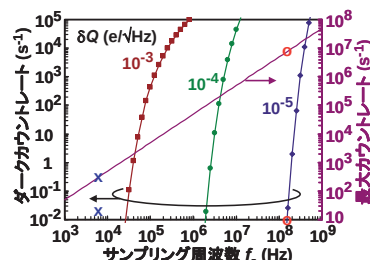


図6 現在の性能(x)と期待される性能(°)

・特筆すべき研究ポイント:

本検出器の量子効率は波長400 nmで1.3%と低いが、光透過率の高いゲート材料を用いることで約1桁の改善が可能である(図5)。表面プラズモン(SP)アンテナの導入により更なる改善が見込まれる。

最大カウントレートは300 s⁻¹程度であるが、電荷検出感度 δQ を既に報告の有る10⁻⁵ e⁻/√Hzまで改善すると、ダーク・カウントを低い値(0.01 s⁻¹)に保ったまま、最大カウントを10 Ms⁻¹程度にまで増加できる(図6)。

これらの改善が達成されれば、単一フォトン検出器が使用される多くの用途で、性能が飛躍的に向上(ダーク・カウントが低減)する、利便性が向上(室温・低電圧動作でフォトン数分解能が実現)するなど、大きなインパクトが生じると期待される。

・新規研究要素:

本検出器は、室温動作、低ダーク・カウント、フォトン数分解能の観点で従来の検出器に無い特色を持っており、IEEE Photonics Journal 4 (2012) 629のレビュー記事で新たなBreak Throughとして紹介された。

・従来技術との差別化要素・優位性:

低ダークカウント(～0.02 S⁻¹)。室温において、従来の単一フォトン検出器であるアバランシェ・フォトダイオード(APD)に比べ3～4桁低い。

低電圧動作(～1 V)。APDや光電子増倍管(PMT)が必要とする数10～1000 Vに比べ、極めて低い電圧で動作する。フォトン数分解能。複数のフォトンが同時に入射した場合、APDやPMTではフォトン数を正確に数えることは困難であったが、本検出器では信号(ドレイン電流)レベルの違いとして明瞭に弁別できる。

■ 技術相談に応じられる関連分野

- ・シリコン集積回路
- ・単電子デバイス
- ・高感度光検出器
- ・高感度電荷検出器

■ その他の研究紹介

・表面プラズモン(SP)アンテナ付きSOIフォトダイオード

SPアンテナと横型pn接合フォトダイオードを組み合わせることにより、感度が1桁高く、波長フィルタ特性や偏光フィルタ特性をレイアウト設計のみで変えることができる光検出器を実現した。本フォトダイオードは高感度な屈折率測定やバイオセンシングへも応用できる。

・SOI MOSFETを用いたボロメータ

SOIを用いると熱絶縁構造が容易に作製できることと、FETが増幅作用のある温度センサーとして使えることを利用した、THz検出用アンテナ結合ボロメータを研究している。



猪川 洋

電子工学研究所
教授